

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日
Date of Application:

2002年 7月10日

Shinichi ISHIZUKA
DISPLAY PANEL AND DISPLAY DEVICE
Date Filed: July 9, 2003
Darryl Mexic
1 of 1
Q76368
(202) 293-7060

出願番号
Application Number:

特願2002-201696

[ST.10/C]:

[JP2002-201696]

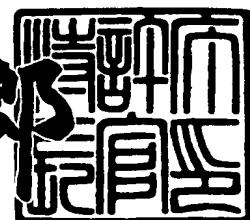
出願人
Applicant(s):

パイオニア株式会社

2003年 1月14日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2002-3105441

【書類名】 特許願

【整理番号】 57P0005

【提出日】 平成14年 7月10日

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/30

【発明の名称】 表示パネル及び表示装置

【請求項の数】 9

【発明者】

【住所又は居所】 埼玉県鶴ヶ島市富士見6丁目1番1号 パイオニア株式会社 総合研究所内

【氏名】 石塚 真一

【特許出願人】

【識別番号】 000005016

【氏名又は名称】 パイオニア株式会社

【代理人】

【識別番号】 100079119

【弁理士】

【氏名又は名称】 藤村 元彦

【手数料の表示】

【予納台帳番号】 016469

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9006557

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 表示パネル及び表示装置

【特許請求の範囲】

【請求項1】 各々が発光素子と前記発光素子に駆動電流を供給するための駆動素子との直列回路からなる複数の画素部と、前記複数の画素部各々の直列回路を並列に接続した電源線対とを備えたアクティブ駆動型表示パネルであって、複数の測定線を有し、

前記複数の画素部各々は前記発光素子と前記駆動素子との接続点と前記複数の測定線のうちの対応する列の測定線との間に設けられたスイッチ素子を有することを特徴とする表示パネル。

【請求項2】 前記表示パネルは、複数のデータ線と、複数の走査線と、を有し、

前記複数の画素部各々は、ソースが前記電源線対の一方に接続された前記駆動素子としての第1電界効果トランジスタと、

ゲートが前記複数の走査線のうちの対応する行の走査線に接続されソースが前記複数のデータ線のうちの対応する列のデータ線に接続されかつドレインが前記第1電界効果トランジスタのゲートに接続された第2電界効果トランジスタと、

前記第1電界効果トランジスタのゲートと前記第2電界効果トランジスタのドレインとの接続線と前記電源線対の一方との間に接続されたキャパシタと、

アノードが前記第1電界効果トランジスタのドレインに接続されかつカソードが前記電源線対の他方に接続された前記発光素子としての有機エレクトロルミネセンス素子と、

ゲートが前記対応する行の走査線に接続されソースが前記対応する列の測定線に接続されかつドレインが前記第1電界効果トランジスタのドレインと前記有機エレクトロルミネセンス素子のアノードとの接続線に接続された前記スイッチ素子としての第3電界効果トランジスタと、を有することを特徴とする請求項1記載の表示パネル。

【請求項3】 複数のデータ線と、前記複数のデータ線と互いに交差する複数の走査線と、前記複数のデータ線と前記複数の走査線による複数の交差位置毎

に発光素子と前記発光素子に駆動電流を供給するための駆動素子との直列回路からなる画素部とを有するアクティブ駆動型表示パネルと、

前記画素部各々の直列回路に電源電圧を印加する電源電圧供給手段と、

入力画像信号に応じて前記複数の走査線のうちから1の走査線を所定のタイミングで順次指定してその1の走査線に走査パルスを供給し、前記走査パルスが供給された走査期間内において前記複数のデータ線のうちから前記1の走査線上の発光させるべき発光素子に対応するデータ線に発光輝度を示すデータ信号を個別に供給する表示制御手段と、を備えた表示装置であって、

前記画素部各々は、前記走査パルスが供給されたとき前記データ信号に応じて前記駆動素子を活性化させて前記データ信号に対応した量の駆動電流を前記発光素子に供給させる画素制御手段と、

前記発光素子の端子間の電圧を検出する電圧検出手段と、を有し、

前記表示制御手段は、前記複数のデータ線毎に前記発光素子の端子間の電圧が所定の電圧に等しくなるように前記データ信号を補正するデータ補正手段、を備えたことを特徴とする表示装置。

【請求項4】 前記表示パネルは、複数の測定線を有し、

前記駆動素子は、ソースが前記電源電圧供給手段の正出力端子に接続された第1電界効果トランジスタからなり、

前記画素制御手段は、ゲートが前記複数の走査線のうちの対応する行の走査線に接続されソースが前記複数のデータ線のうちの対応する列のデータ線に接続されかつドレインが前記第1電界効果トランジスタのゲートに接続された第2電界効果トランジスタと、

前記第1電界効果トランジスタのゲートと前記第2電界効果トランジスタのドレインとの接続線と前記電源電圧供給手段の正出力端子との間に接続された第1キャパシタと、

アノードが前記第1電界効果トランジスタのドレインに接続されかつカソードが前記電源電圧供給手段の負出力端子に接続された前記発光素子としての有機エレクトロルミネセンス素子と、

ゲートが前記対応する行の走査線に接続されソースが前記複数の測定線のうち

の対応する列の測定線に接続されかつドレインが前記第1電界効果トランジスタのドレインと前記有機エレクトロルミネセンス素子のアノードとの接続線に接続された前記電圧検出手段としての第3電界効果トランジスタと、を有し、

前記発光素子の端子間の電圧は前記第3電界効果トランジスタのドレイン・ソース間及び前記対応する列の測定線を介して前記有機エレクトロルミネセンス素子のアノード電圧として前記データ補正手段に出力されることを特徴とする請求項3記載の表示装置。

【請求項5】 前記データ補正手段は、前記データ信号に応じた量の基準電流を発生する電流発生回路と、

前記走査パルスが供給された走査期間内の最初の第1所定期間ににおいて前記基準電流を前記対応する列の測定線及び前記第3電界効果トランジスタのソース・ドレイン間を介して前記有機エレクトロルミネセンス素子に供給し、前記画素制御手段による前記駆動素子の活性化を停止させ、前記走査期間内の残りの第2所定期間ににおいて前記基準電流の前記有機エレクトロルミネセンス素子への供給を停止させて前記画素制御手段による前記駆動素子の活性化を可能にするスイッチ手段と、

前記第1所定期間ににおいて前記有機エレクトロルミネセンス素子のアノード電圧を前記所定の電圧として第2キャパシタに保持させる手段と、

前記第2所定期間ににおいて前記有機エレクトロルミネセンス素子のアノード電圧と前記第2キャパシタに保持された電圧との差に応じた補正電圧を出力する比較手段と、

前記補正電圧を前記対応する列のデータ線を介して前記画素制御手段に供給する手段と、を有することを特徴とする請求項3又は4記載の表示装置。

【請求項6】 前記スイッチ手段は、前記画素制御手段による前記駆動素子の活性化を停止させるために必要な電圧を前記第2電界効果トランジスタのソースに供給することを特徴とする請求項3、4及び5のいずれか1記載の表示装置。

【請求項7】 前記駆動素子の活性化を停止させるために必要な電圧は、前記電源電圧に等しい電圧であることを特徴とする請求項6記載の表示装置。

【請求項8】 前記データ補正手段は、前記データ信号に応じた電圧を前記所定の電圧として発生する電圧発生回路と、

前記有機エレクトロルミネセンス素子のアノード電圧と前記電圧発生手段の出力電圧との差に応じた補正電圧を出力する比較手段と、

前記補正電圧を前記対応する列のデータ線を介して前記画素制御手段に供給する手段と、を有することを特徴とする請求項3又は4記載の表示装置。

【請求項9】 互いに平行に列として配置された複数のデータ線と、互いに平行に行として配置され前記複数のデータ線と互いに交差する複数の走査線と、前記複数のデータ線と前記複数の走査線による複数の交差位置毎に発光素子と前記発光素子に駆動電流を供給するための駆動素子との直列回路からなる画素部とを有するアクティブ駆動型表示パネルの駆動方法であって、

前記画素部各々の直列回路に電源電圧を印加し、

入力画像信号に応じて前記複数の走査線のうちから1の走査線を所定のタイミングで順次指定してその1の走査線に走査パルスを供給し、前記走査パルスが供給された走査期間内において前記複数のデータ線のうちから前記1の走査線上の発光させるべき発光素子に対応するデータ線に発光輝度を示すデータ信号を個別に供給し、

前記画素部各々において前記走査パルスが供給されたとき前記データ信号に応じて前記駆動素子を活性化させて前記データ信号に対応した量の駆動電流を前記発光素子に供給させ、

前記画素部各々において前記発光素子の端子間の電圧を検出し、

前記複数のデータ線毎に前記発光素子の端子間の電圧が所定の電圧に等しくなるように前記データ信号を補正することを特徴とする駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、有機エレクトロルミネセンス素子等の発光素子を用いたアクティブ駆動型の表示パネル、その表示パネルを用いた表示装置及びその表示パネルの駆動方法に関する。

【0002】

【従来の技術】

現在、画素を担う発光素子として有機エレクトロルミネセンス素子(以下、単にEL素子と称する)を用いた表示パネルを搭載したエレクトロルミネセンス表示装置(以下、EL表示装置と称する)が着目されている。このEL表示装置による表示パネルの駆動方式として、単純マトリクス駆動型と、アクティブマトリクス駆動型が知られている。アクティブマトリクス駆動型のEL表示装置は、単純マトリクス型のものに比べて、低消費電力であり、また画素間のクロストークが少ないなどの利点を有し、特に大画面表示装置や高精細度表示装置用として適している。

【0003】

EL表示装置は、図1に示すように、表示パネル1と、表示パネル1を画像信号に応じて駆動する駆動装置2とから構成される。

表示パネル1には、陽極電源線3、陰極電源線4、1画面の垂直(縦)方向に伸張して平行に配列されたm個のデータ線(データ電極)A₁～A_m、データ線A₁～A_mと直交して1画面のn個の水平走査線(走査電極)B₁～B_nが各々形成されている。陽極電源線3には駆動電圧Vcが印加されており、陰極電源線4には接地電位GNDが印加されている。更に、表示パネル1におけるデータ線A₁～A_m及び走査線B₁～B_nの各交差部に、1つの画素を担う画素部E_{1,1}～E_{m,n}が形成されている。

【0004】

画素部E_{1,1}～E_{m,n}各々は同一の構成であり、図2に示すように構成されている。すなわち、走査線選択用のFET(Field Effect Transistor)11のゲートGには走査線Bが接続され、そのドレインDにはデータ線Aが接続されている。FET11のソースSには発光駆動用トランジスタとしてのFET12のゲートGが接続されている。FET12のソースSには陽極電源線3を介して駆動電圧Vcが印加されており、そのゲートG及びソースS間にキャパシタ13が接続されている。更に、FET12のドレインDにはEL素子15のアノード端が接続されている。EL素子15のカソード端には、陰極電源線4を介して接地電位

GNDが印加されている。

【0005】

駆動装置2は、表示パネル1の走査線B1～Bn各々に順次、逐一的に走査パルスを印加して行く。更に、駆動装置2は、走査パルスの印加タイミングに同期させて、各水平走査線に対応した入力画像信号に応じた画素データパルスDP₁～DP_mを発生し、これらをデータ線A1～Amに夫々印加する。画素データパルスDPの各々は、入力画像信号によって示される輝度レベルに応じたパルス電圧を有する。走査パルスの印加された走査線B上に接続されている画素部の各々が画素データの書き込み対象となる。画素データの書き込み対象となった画素部E内のFET11は、走査パルスに応じてオン状態となり、データ線Aを介して供給された画素データパルスDPをFET12のゲートG及びキャパシタ13に夫々印加する。FET12は、かかる画素データパルスDPのパルス電圧に応じた発光駆動電流を発生し、これをEL素子15に供給する。この発光駆動電流に応じてEL素子15は、画素データパルスDPのパルス電圧に応じた輝度で発光する。この間、キャパシタ13は、画素データパルスDPのパルス電圧によって充電される。かかる充電動作により、キャパシタ13には、入力画像信号によって示される輝度レベルに応じた電圧が保持され、いわゆる画素データの書き込みが為される。ここで、画素データの書き込み対象から開放されると、FET11はオフ状態となり、FET12のゲートGに対する画素データパルスDPの供給を停止する。ところが、この間においても、上述した如くキャパシタ13に保持された電圧がFET12のゲートGに印加され続けているので、FET12は、発光駆動電流をEL素子15に流し続ける。

【0006】

各画素部E₁、E₁～E_{m,n}のEL素子15の発光輝度は、画素データパルスDPのパルス電圧によって上記したようにキャパシタ13に保持される電圧によって定まる。すなわち、キャパシタ13の保持電圧はFET12のゲート電圧となるので、FET12はゲート・ソース間電圧Vgsに応じた駆動電流（ドレイン電流I_d）をEL素子15に流すことになる。FET12のゲート・ソース間電圧Vgsとドレイン電流I_dとの関係は例えば、図3に示す通りである。キャパシタ13

の保持電圧のレベルに応じたレベルの駆動電流がEL素子15を流れることはキヤパシタ13の保持電圧のレベルに応じた発光輝度となる。よって、EL表示装置における階調表示が可能となっている。

【0007】

【発明が解決しようとする課題】

FET12の如き駆動トランジスタでは、温度変化やトランジスタ自体のばらつきによってゲート・ソース間電圧 V_{gs} とドレイン電流 I_d との関係特性は変化する。例えば、図4に示すように標準特性（破線）に対して特性が変動した場合（実線の特性）には、同一のゲート・ソース間電圧 V_{gs} に対するドレイン電流 I_d が各々異なるので、所望の輝度でEL素子を発光させることができなくなる。

【0008】

階調表示のために要求される輝度変化範囲に対するゲート・ソース間電圧 V_{gs} の電圧変化範囲は予め定められる。ゲート・ソース間電圧 V_{gs} とドレイン電流 I_d との関係特性が標準であるならば、ゲート・ソース間電圧 V_{gs} の電圧変化範囲に対するドレイン電流 I_d の電流変化範囲は図5(a)に示すようになる。図5(a)のドレイン電流 I_d の電流変化範囲が階調表示のために要求される輝度変化範囲に対応した範囲である。一方、その関係特性が変動している場合には、予め定められたゲート・ソース間電圧 V_{gs} の電圧変化範囲に対してドレイン電流 I_d の電流変化範囲は図5(b)及び図5(c)に示すように、図5(a)に示した階調表示のために要求される輝度変化範囲とは異なる。よって、駆動トランジスタの温度変化やトランジスタ自体のばらつきによって入力制御電圧に対する駆動電流特性が変化すると、正しい階調表示が不可能となる。

【0009】

そこで、本発明の目的は、長時間使用時においても正しい階調表示を行うことができる有機エレクトロルミネセンス素子等の発光素子をマトリックス状に配置したアクティブ駆動型の表示パネル、その表示パネルを用いた表示装置及びその表示パネルの駆動方法を提供することである。

【0010】

【課題を解決するための手段】

本発明の表示パネルは、各々が発光素子と前記発光素子に駆動電流を供給するための駆動素子との直列回路からなる複数の画素部と、前記複数の画素部各々の直列回路を並列に接続した電源線対とを備えたアクティブ駆動型表示パネルであって、複数の測定線を有し、前記複数の画素部各々は前記発光素子と前記駆動素子との接続点と前記複数の測定線のうちの対応する列の測定線との間に設けられたスイッチ素子を有することを特徴としている。

【0011】

本発明の表示装置は、複数のデータ線と、前記複数のデータ線と互いに交差する複数の走査線と、前記複数のデータ線と前記複数の走査線による複数の交差位置毎に発光素子と前記発光素子に駆動電流を供給するための駆動素子との直列回路からなる画素部とを有するアクティブ駆動型表示パネルと、前記画素部各々の直列回路に電源電圧を印加する電源電圧供給手段と、入力画像信号に応じて前記複数の走査線のうちから1の走査線を所定のタイミングで順次指定してその1の走査線に走査パルスを供給し、前記走査パルスが供給された走査期間内において前記複数のデータ線のうちから前記1の走査線上の発光させるべき発光素子に対応するデータ線に発光輝度を示すデータ信号を個別に供給する表示制御手段と、を備えた表示装置であって、前記画素部各々は、前記走査パルスが供給されたとき前記データ信号に応じて前記駆動素子を活性化させて前記データ信号に対応した量の駆動電流を前記発光素子に供給させる画素制御手段と、前記発光素子の端子間の電圧を検出する電圧検出手段と、を有し、前記表示制御手段は、前記複数のデータ線毎に前記発光素子の端子間の電圧が所定の電圧に等しくなるように前記データ信号を補正するデータ補正手段、を備えたことを特徴としている。

【0012】

本発明の表示パネルの駆動方法は、複数のデータ線と、前記複数のデータ線と互いに交差する複数の走査線と、前記複数のデータ線と前記複数の走査線による複数の交差位置毎に発光素子と前記発光素子に駆動電流を供給するための駆動素子との直列回路からなる画素部とを有するアクティブ駆動型表示パネルの駆動方法であって、前記画素部各々の直列回路に電源電圧を印加し、入力画像信号に応じて前記複数の走査線のうちから1の走査線を所定のタイミングで順次指定して

その1の走査線に走査パルスを供給し、前記走査パルスが供給された走査期間内において前記複数のデータ線のうちから前記1の走査線上の発光させるべき発光素子に対応するデータ線に発光輝度を示すデータ信号を個別に供給し、前記画素部各々において前記走査パルスが供給されたとき前記データ信号に応じて前記駆動素子を活性化させて前記データ信号に対応した量の駆動電流を前記発光素子に供給させ、前記画素部各々において前記発光素子の端子間の電圧を検出し、前記複数のデータ線毎に前記発光素子の端子間の電圧が所定の電圧に等しくなるよう前記データ信号を補正することを特徴としている。

【0013】

【発明の実施の形態】

以下、本発明の実施例を図面を参照しつつ詳細に説明する。

図6は本発明を適用したEL表示装置を示している。この表示装置は、表示パネル21と、コントローラ22と、電源回路23と、データ信号供給回路24と、走査パルス供給回路25とを備えている。

【0014】

表示パネル21は各々が平行に配置された複数のデータ線X₁～X_m（mは2以上の整数）と、複数の走査線Y₁～Y_n（nは2以上の整数）と、複数の電源線Z₁～Z_nとを備えている。表示パネル21は、更に、複数の測定線W₁～W_mを備えている。

複数のデータ線X₁～X_mと複数の測定線W₁～W_mとは図6に示すように平行に配列されている。同様に、複数の走査線Y₁～Y_nと複数の電源線Z₁～Z_nとは図6に示すように平行に配列されている。複数のデータ線X₁～X_m及び複数の測定線W₁～W_mは複数の走査線Y₁～Y_n及び複数の電源線Z₁～Z_nの各々と互いに交差している。その交差位置各々に画素部P_{L_{1,1}}～P_{L_{m,n}}が配置され、マトリックス表示パネルが形成されている。電源線Z₁～Z_nは互いに接続されて1つの陽極電源線Zとなっている。電源線Zには電源回路23から電源電圧である駆動電圧VAが供給される。表示パネル21には陽極電源線Z₁～Z_n、Zの他に図示しないが、陰極電源線、すなわちアース線が設けられている。

【0015】

複数の画素部 $P L_{1,1} \sim PL_{m,n}$ 各々は同一の構成を有し、図7に示すように、3つのFET 31～33と、キャパシタ34と、有機EL素子35とを備えている。図7に示した画素部ではそこに関係するデータ線を X_i 、測定線を W_i 、走査線を Y_j 、電源線を Z_j としている。FET 31のゲートは走査線 Y_j に接続され、そのソースはデータ線 X_i に接続されている。FET 31のドレインにはキャパシタ34の一端とFET 32のゲートとが接続されている。キャパシタ34の他端とFET 32のソースとは電源線 Z_j に接続されている。FET 32のドレインはEL素子35のアノードに接続されている。EL素子35のカソードはアース接続されている。

【0016】

FET 33のゲートは上記のFET 31のゲート共に走査線 Y_j に接続され、FET 33のソースは測定線 W_i に接続されている。FET 33のドレインはEL素子35のアノードに接続されている。

FET 33のゲートに走査パルスが供給されてFET 33がオンとなるとEL素子35のアノード電圧がFET 33のドレイン・ソース間を介して測定線 W_i に現れるので、表示パネル21外部においてEL素子35のアノード電圧を容易に測定することができる。

【0017】

表示パネル21は走査線 $Y_1 \sim Y_n$ を介して走査パルス供給回路25に接続され、またデータ線 $X_1 \sim X_m$ 及び測定線 $W_1 \sim W_m$ を介してデータ信号供給回路24に接続されている。コントローラ22は入力される画像信号に応じて表示パネル21を階調駆動制御するために走査制御信号及びデータ制御信号を生成する。走査制御信号は走査パルス供給回路25に供給され、データ制御信号はデータ信号供給回路24に供給される。

【0018】

走査パルス供給回路25は、走査線 $Y_1 \sim Y_n$ に接続されており、走査制御信号に応じて走査パルスを所定のタイミングで走査線 $Y_1 \sim Y_n$ に所定の順番で供給する。1つの走査パルスが発生している期間が1走査期間である。

データ信号供給回路24は、データ線X₁～X_m及び測定線W₁～W_mに接続されており、データ制御信号に応じて走査パルスが供給される走査線上に位置する画素部各々に対する画素データパルスを生成する。その画素データパルスは発光輝度を示すデータ信号であり、データ信号供給回路24内のm個のバッファメモリ40₁～40_mに保持される。データ信号供給回路24は、そのバッファメモリ40₁～40_m各々から対応するデータ線X₁～X_mを介して発光駆動されるべき画素部に対して画素データパルスを供給する。非発光の画素部に対してはEL素子を発光させることができないレベルの画素データパルスを供給する。

【0019】

データ信号供給回路24にはm個の輝度補正回路41₁～41_mが備えられ、データ線X₁～X_m及び測定線W₁～W_mに対応している。

輝度補正回路41₁～41_m各々は同一の構成であり、図8に示すようにスイッチ素子SW1～SW5、電流発生回路45、キャパシタ46、抵抗47、48及び差動増幅器49からなる。図7の画素部の場合と同様に、図8に示した回路ではそこに関係するデータ線をX_i、測定線をW_iとしている。

【0020】

データ線X_iには上記した駆動電圧VAがスイッチ素子SW1を介して供給される。測定線W_iはスイッチ素子SW5を介してアース接続されている。電流発生回路45はスイッチ素子SW3を介して測定線W_iに接続されている。差動増幅器49の非反転入力端子は抵抗47を介して測定線W_iに接続され、反転入力端子はスイッチ素子SW4を介して測定線W_iに接続されると共にキャパシタ46を介してアース接続されている。また、差動増幅器49の非反転入力端子と出力端子との間には抵抗48が接続され、その出力端子はスイッチ素子SW2を介してデータ線X_iに接続されている。

【0021】

スイッチ素子SW1～SW5のオンオフはコントローラ22からの指令に応じて制御される。電流発生回路45は所定値の電流を出力する。所定値は有機EL素子35の発光輝度に応じて定められる。すなわち、一定した輝度で発光させる場合には、所定値は一定値であるが、データ信号レベルに応じて発光輝度を変化

させる場合には、所定値は各発光輝度に応じた値となる。

【0022】

次に、図7及び図8の回路の動作について図9及び図10を参照して説明する。ここでは、表示パネル21の特にjライン（走査線Yj）を走査してEL素子35を発光させるとときの動作を説明する。

コントローラ22は図9に示すように、画像信号に応じてjラインのための走査制御信号を走査パルス供給回路25に供給し（ステップS1）、jラインのデータ制御信号をデータ信号供給回路24に供給する（ステップS2）。これによって走査パルス供給回路25からは走査線Yjに走査パルスが供給され、データ信号供給回路24において画素データパルスが上記のバッファメモリ（ $40_1 \sim 40_m$ のうちの 40_i ：図示せず）に保持されてそれが電流発生回路45に供給される。走査パルスは図10に示すように、1走査期間に亘って高レベルとなるパルスである。1走査期間は測定期間と書き込み期間とに2分割されている。画素データパルスはEL素子35に流す駆動電流に対応したパルス電圧を有する。

【0023】

一方、走査パルスはFET31, 33各々のゲートに供給されるので、FET31, 33はオンとなる。

コントローラ22はステップS2の実行直後にスイッチ素子SW1をオンに、スイッチ素子SW2をオフにする（ステップS3）。スイッチ素子SW1のオン及びスイッチ素子SW2のオフによって駆動電圧VAがデータ線Xiに印加される。その駆動電圧VAはデータ線XiからFET31のソース・ドレイン間を介してFET32のゲートに印加されるので、FET32はソース電圧とゲート電圧とが等しくなるのでオフとなる。駆動電圧VAの代わりにFET32がオフになる電圧を使っても良い。

【0024】

コントローラ22は更にスイッチ素子SW3, SW4, SW5をオンにする（ステップS4）。スイッチ素子SW5のオンによって測定線Wiはアース電位となる。また、スイッチ素子SW4のオンによってキャパシタ46の蓄電電荷はアースへ放電される。EL素子35のアノードはFET33を介してアース電位に

等しくされるので、EL素子35の蓄電電荷も放電される。

【0025】

コントローラ22はステップS4の実行から所定時間経過後、スイッチ素子SW5をオフにする（ステップS5）。このときスイッチ素子SW3、SW4はオンのままである。スイッチ素子SW5のオフによって電流発生回路45から所定値の電流がスイッチ素子SW3、測定線Wi及びFET33のソース・ドレイン間を介してEL素子35に流れる。EL素子35はその電流によって発光する。また、その電流発生回路45からの電流はスイッチ素子SW3、測定線Wi及びスイッチ素子SW4を介してキャパシタ46に流れ込む。測定線WiにはEL素子35のアノード電圧にほぼ等しい電圧Vfが生じる。よって、キャパシタ46はそのEL素子35のアノード電圧Vfを保存することになる。キャパシタ46に保持された電圧VfはEL素子35に所定値の電流を流したときのEL素子35のアノード電圧である。

【0026】

かかるステップS1～S5までは測定期間に内に実行される。測定期間から書込期間に移行すると、コントローラ22はスイッチ素子SW1、SW3及びSW4を各々オフに、スイッチ素子SW2をオンにする（ステップS6）。スイッチ素子SW1のオフ及びスイッチ素子SW2のオンによって差動増幅器49の出力端子がスイッチ素子SW2を介してデータ線Xiに電気的に接続される。

【0027】

画素データパルスはデータ線Xi及びFET31のソース・ドレイン間を介してFET32のゲート及びキャパシタ34に印加され、FET32のオンによって駆動電流がFET32のソース・ドレイン間を介してEL素子35に流れる。これによってEL素子35は発光する。また、キャパシタ34は充電され、画素データパルスの電圧に応じた充電電圧になる。

【0028】

スイッチ素子SW3及びSW4のオフによってEL素子35の発光中のアノード電圧はFET33を介して測定線Wiにおいて検出され、更に、抵抗47を介して差動増幅器49の非反転入力端子に供給される。差動増幅器49は非反転入

力端子の電圧、すなわちEL素子35のアノード電圧が反転入力端子に供給されるキャパシタ46の保持電圧Vfに等しくなるように動作する。EL素子35のアノード電圧が保持電圧Vfより低い場合には差動増幅器49の出力電圧が増加するので、その出力電圧がFET31のソース・ドレイン間を介してキャパシタ34及びFET32のゲートに作用する。よって、キャパシタ34の充電電圧、すなわちFET32のゲート電圧Vgは増加補正される。その結果、EL素子35に流れる駆動電流が増加し、そのときの画素データパルスの電圧レベルで予め定められたEL素子35の発光輝度が得られる。

【0029】

書込期間、すなわちjラインの走査期間が終了すると、走査パルス供給回路25は走査線Yjに供給されていた走査パルスを消滅させて、FET31, 33がオフとなる。データ信号供給回路24はデータ線Xiに供給していた画素データパルスの保持をリセットする。また、コントローラ22はスイッチ素子SW2をオフとする（ステップS7）。キャパシタ34の充電電圧Vgは維持されるので、FET32はオンのままであり、EL素子35は発光を継続する。上記したようにキャパシタ34の充電電圧Vgが増加補正された場合にはその補正後の電圧でキャパシタ34の充電電圧Vgは維持されるので、EL素子35の発光輝度も書込期間終了直前の輝度のまま維持される。jライン上の画素部各々は次の走査期間の開始までは維持期間となる。

【0030】

コントローラ22はjラインの走査期間が終了すると、次のj+1ラインの走査期間の動作に移行する。nライン分の走査期間が終了すると、1ラインの走査期間の動作に移行する。各走査期間における動作は上記したステップS1～S7に示した動作と同一であり、走査期間毎に上記したステップS1～S7が実行される。

【0031】

なお、上記した実施例においては、スイッチ素子SW5のオン期間（所定時間）にスイッチ素子SW3もオンであるが、この期間には図10に破線で示したようにスイッチ素子SW3はオフでも良い。すなわち、スイッチ素子SW5がオン

からオフに変わると同時にスイッチ素子SW3をオンにしても良い。

また、測定期間から書込期間に切り替わったときにスイッチ素子SW5を短時間だけオンにしてEL素子の蓄積電荷を放電させても良い。

【0032】

図11は輝度補正回路 $41_1 \sim 41_m$ の他の構成を示している。図11の輝度補正回路は、スイッチ素子SW1a, SW2a、電圧発生回路51、抵抗52, 53及び差動増幅器54からなる。図11に示した回路では図7の画素部との関連を示すためにデータ線Xi及び測定線Wiを用いている。

電圧発生回路51は画素データパルスのレベルに対応した輝度でEL素子35が発光するときのアノード電圧に等しい電圧Vfを発生する。電圧発生回路51の出力電圧Vfは画像信号に応じて画素データパルスのレベルが変化すればそれに応じて変化する。電圧発生回路51の出力電圧Vfは差動増幅器54の反転入力端子に供給される。差動増幅器54の非反転入力端子は抵抗52及びスイッチ素子SW1aを直列に介して測定線Wiに接続されている。また、差動増幅器49の非反転入力端子と出力端子との間には抵抗53が接続され、その出力端子はスイッチ素子SW2aを介してデータ線Xiに接続されている。スイッチ素子SW1a, SW2aのオンオフはコントローラ22からの指令に応じて制御される。

【0033】

次に、図11の輝度補正回路が適用された場合の動作について図12及び図13を参照して説明する。ここでは、表示パネル21の特にjライン（走査線Yj）を走査してEL素子35を発光させるときの動作を説明する。

コントローラ22は図12に示すように、画像信号に応じてjラインのための走査制御信号を走査パルス供給回路25に供給し（ステップS11）、jラインのデータ制御信号をデータ信号供給回路24に供給する（ステップS12）。これによって走査パルス供給回路25からは走査線Yjに走査パルスが供給され、データ信号供給回路24において画素データパルスが上記のバッファメモリ40iに保持されてそれが電圧発生回路51に供給される。走査パルスは図13に示すように、1走査期間に亘って高レベルとなるパルスである。画素データパルス

はEL素子35に流す駆動電流に対応したパルス電圧を有する。

【0034】

一方、走査パルスはFET31, 33各々のゲートに供給されるので、FET31, 33はオンとなる。画素データパルスはデータ線Xi及びFET31のソース・ドレイン間を介してFET32のゲート及びキャパシタ34に印加され、FET32のオンによって駆動電流がFET32のソース・ドレイン間を介してEL素子35に流れる。これによってEL素子35は発光する。また、キャパシタ34は充電され、画素データパルスの電圧に応じた充電電圧になる。

【0035】

コントローラ22は更に、スイッチ素子SW1a, 2aと共にオンにする（ステップS13）。スイッチ素子SW1a及びSW2aのオンによってEL素子35の発光中のアノード電圧はFET33を介して測定線Wiにおいて検出され、更に、スイッチ素子SW1a及び抵抗52を介して差動増幅器54の非反転入力端子に供給される。差動増幅器54はそのアノード電圧が反転入力端子の電圧、すなわち電圧発生回路51から供給される電圧Vfに等しくなるように動作する。EL素子35のアノード電圧が電圧Vfより低い場合には差動増幅器54の出力電圧が増加するので、その出力電圧がFET31のソース・ドレイン間を介してキャパシタ34及びFET32のゲートに作用する。よって、キャパシタ34の充電電圧、すなわちFET32のゲート電圧Vgは増加補正される。その結果、EL素子35に流れる駆動電流が増加し、そのときの画素データパルスの電圧レベルで予め定められたEL素子35の発光輝度が得られる。

【0036】

jラインの走査期間が終了すると、走査パルス供給回路25は走査線Yjに供給されていた走査パルスを消滅させてるので、FET31, 33がオフとなる。データ信号供給回路24はデータ線Xiに供給されていた画素データパルスの保持をリセットする。また、コントローラ22はスイッチ素子SW1a, SW2aをオフとする（ステップS14）。キャパシタ34の充電電圧Vgは維持されるので、FET32はオンのままであり、EL素子35は発光を継続する。上記したようにキャパシタ34の充電電圧Vgが増加補正された場合にはその補正後の電

圧でキャパシタ34の充電電圧Vgは維持されるので、EL素子35の発光輝度も走査期間終了直前の輝度のまま維持される。jライン上の画素部各々は次の走査期間の開始までは維持期間となる。

【0037】

コントローラ22はjラインの走査期間が終了すると、次のj+1ラインの走査期間の動作に移行する。nライン分の走査期間が終了すると、1ラインの走査期間の動作に移行する。各走査期間における動作は上記したステップS11～S14に示した動作と同一であり、走査期間毎に上記したステップS11～S14が実行される。

【0038】

従って、上記した各実施例によれば、製造上のバラツキ、環境温度の変化又は累積発光時間等によりEL素子の内部抵抗値が変動してしまっても、表示パネル21の画面全体の輝度レベルを常に所望の輝度範囲内に維持させることができる

のである。
なお、上記した各実施例においては、発光素子として有機EL素子を用いた表示装置を示したが、発光素子としてはこれに限らず、他の発光素子を用いた表示装置に本発明を適用しても良い。

【0039】

以上の如く、本発明によれば、長時間使用時においても正確に階調表示を行うことができる。

【図面の簡単な説明】

【図1】

従来のEL表示装置の構成を示すブロック図である。

【図2】

図1の画素部の構成を示す回路図である。

【図3】

画素部のFETのゲート・ソース間電圧ードレイン電流特性を示す図である。

【図4】

ゲート・ソース間電圧ードレイン電流特性の変動を示す図である。

【図5】

ゲート・ソース間電圧の変化範囲に対するドレン電流の変化範囲を示す図である。

【図6】

本発明を適用した表示装置の構成を示すブロック図である。

【図7】

図6の装置中の画素部の構成を示す回路図である。

【図8】

図6の装置中の輝度補正回路を示す図である。

【図9】

コントローラの各走査期間の動作を示すフローチャートである。

【図10】

走査パルス及び輝度補正回路の各スイッチ素子のオンオフを示す図である。

【図11】

図6の装置中の輝度補正回路の他の構成を示す図である。

【図12】

図11の輝度補正回路を用いた場合のコントローラの各走査期間の動作を示すフローチャートである。

【図13】

走査パルス及び図11の輝度補正回路の各スイッチ素子のオンオフを示す図である。

【符号の説明】

1, 21 表示パネル

22 コントローラ

24 データ信号供給回路

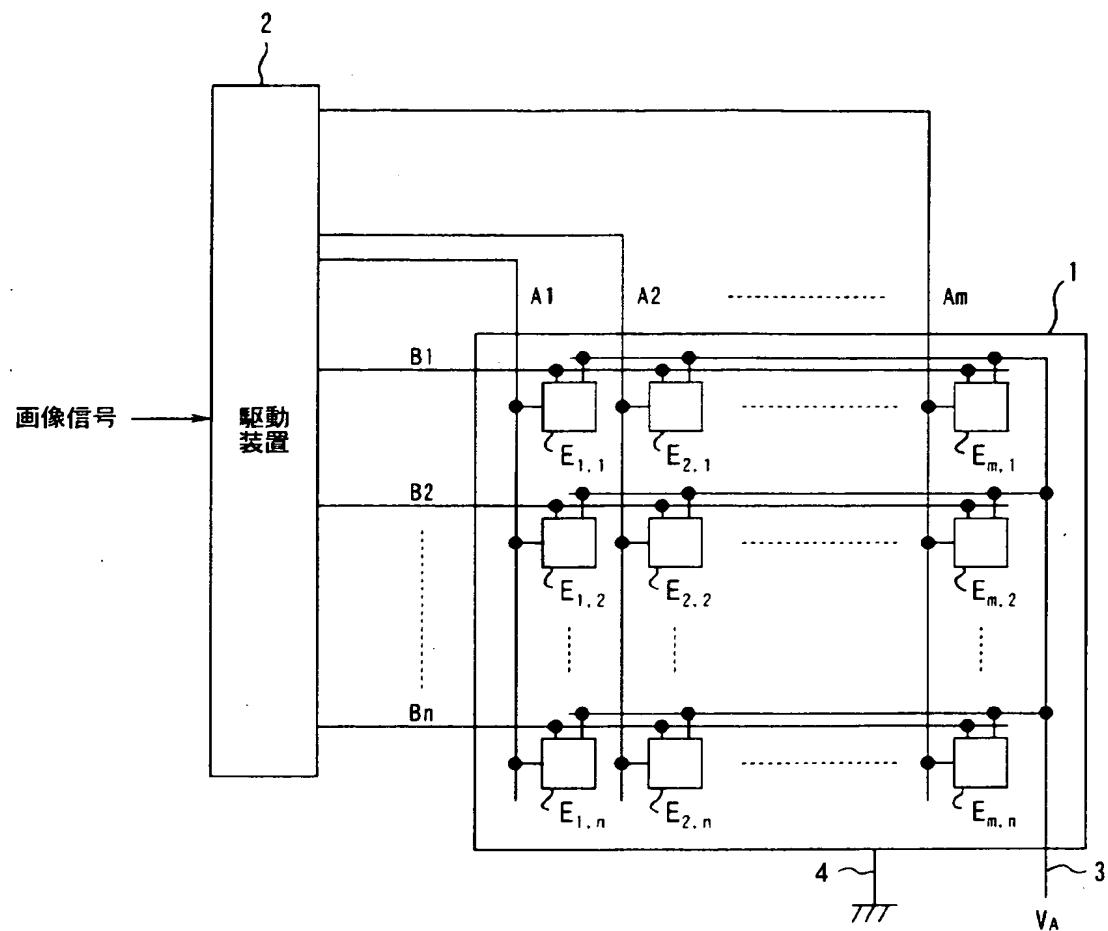
25 走査パルス供給回路

45 電流発生回路

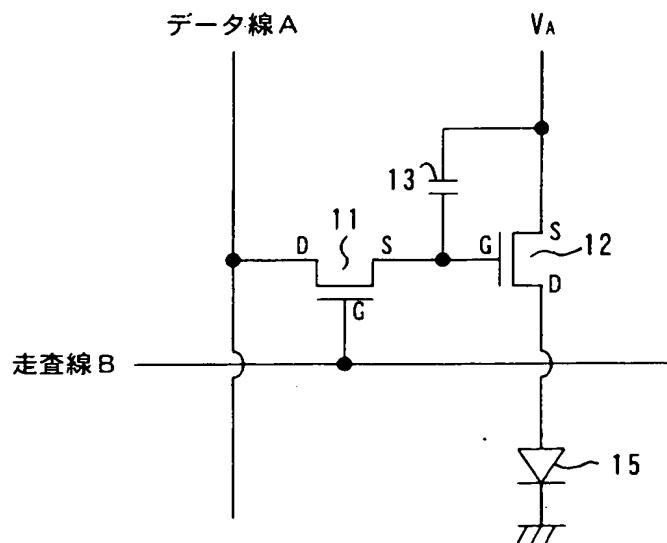
51 電圧発生回路

【書類名】図面

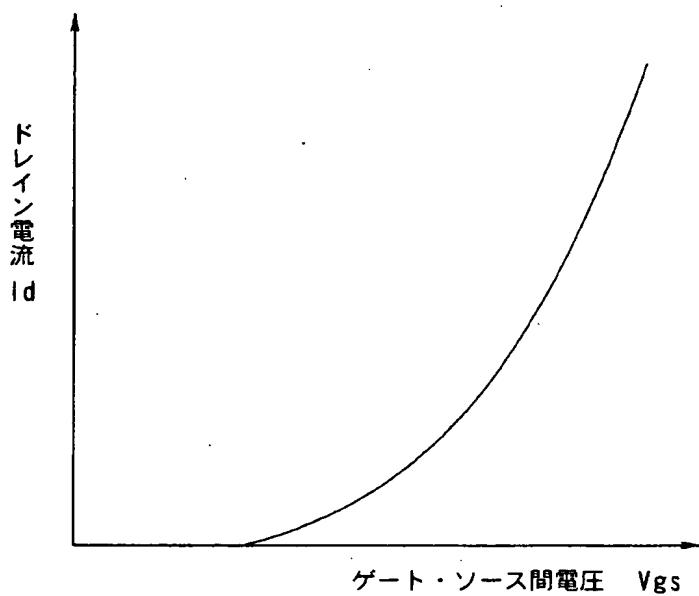
【図1】



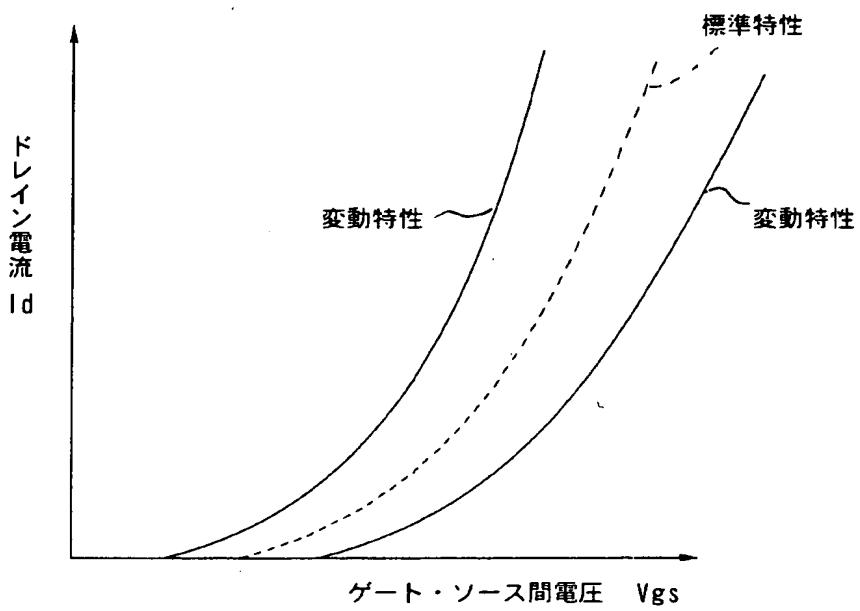
【図2】



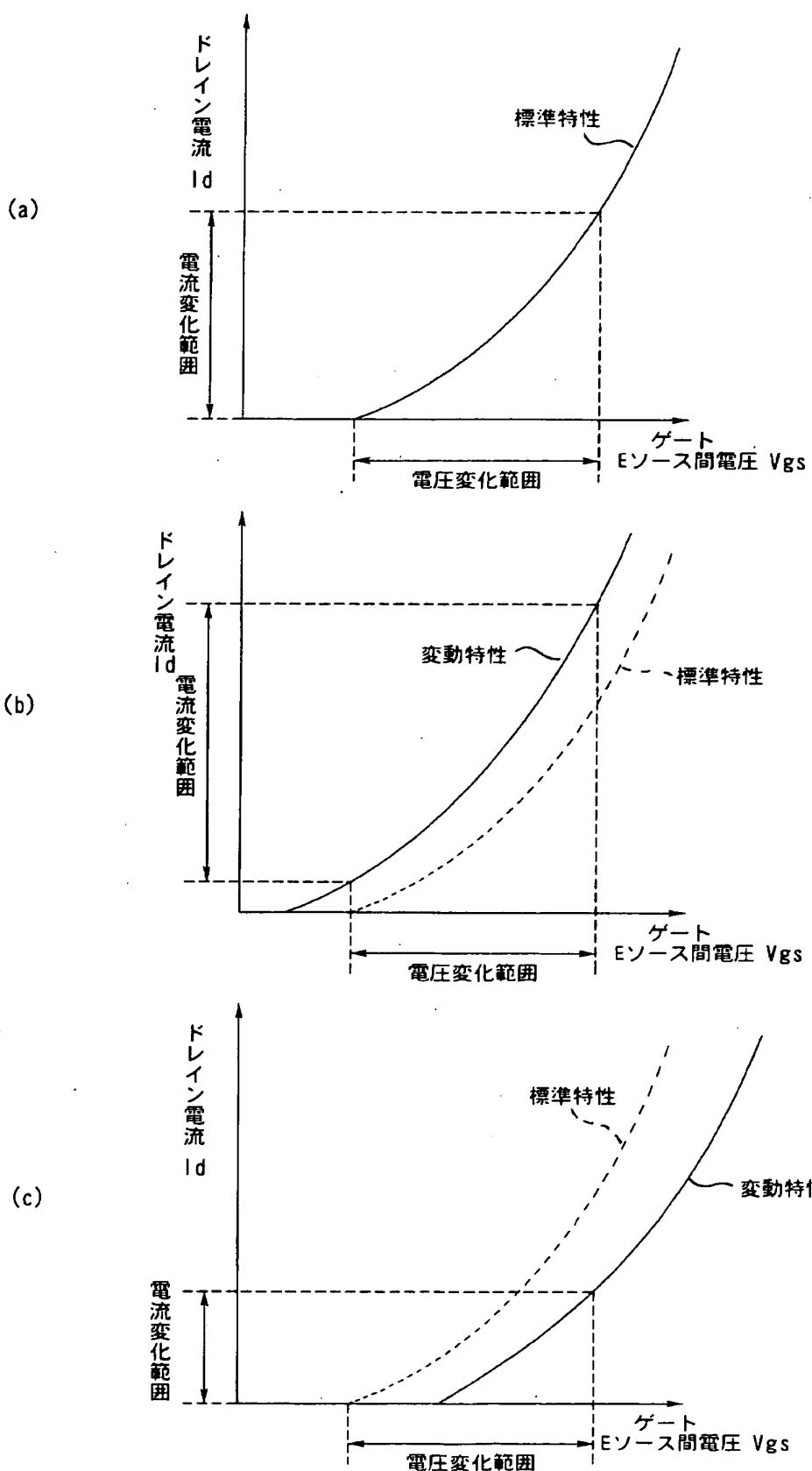
【図3】



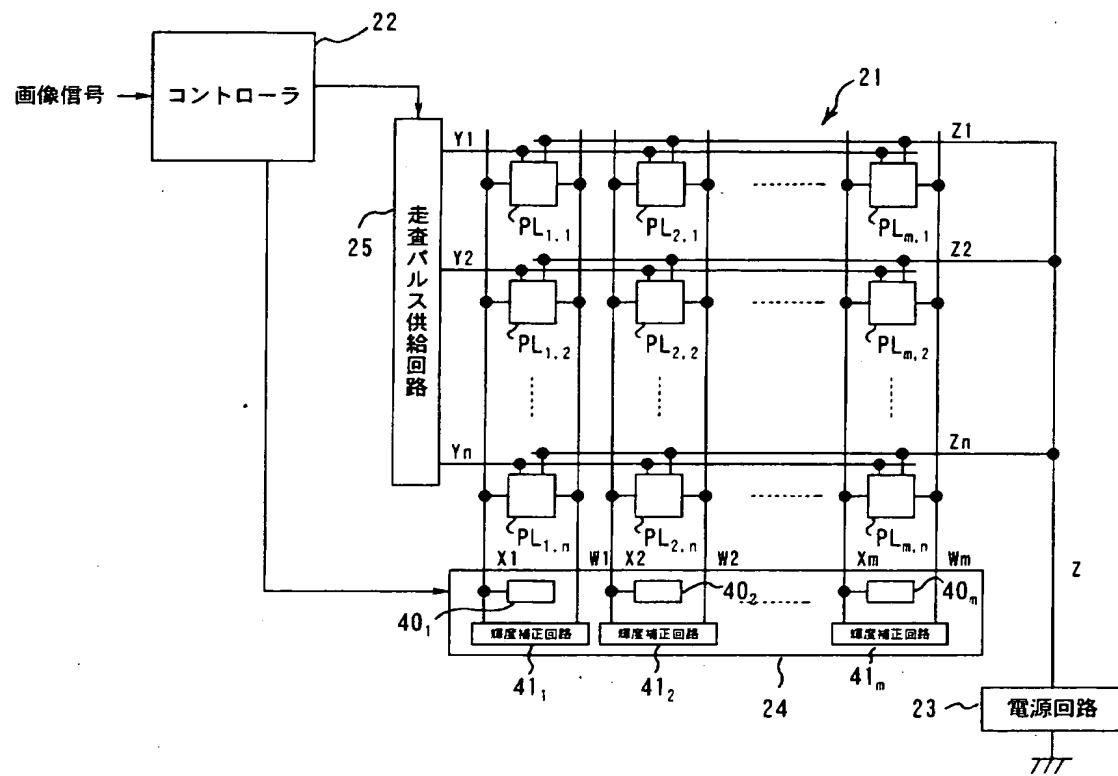
【図4】



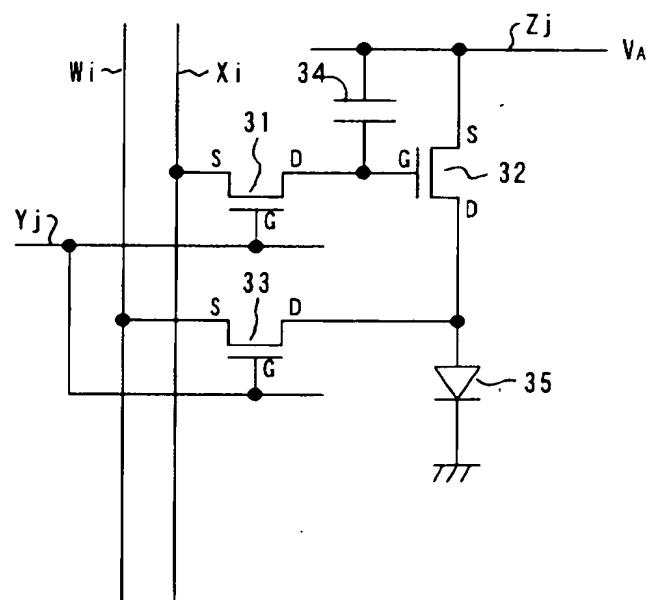
【図5】



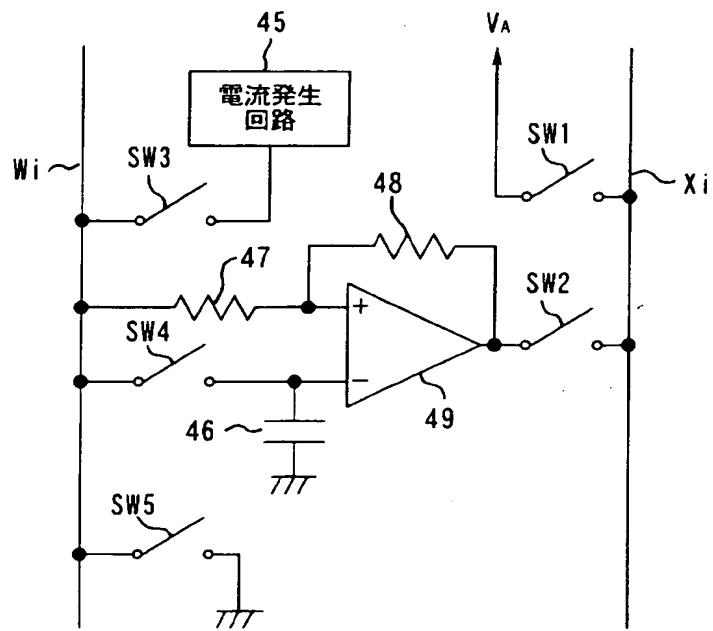
【図6】



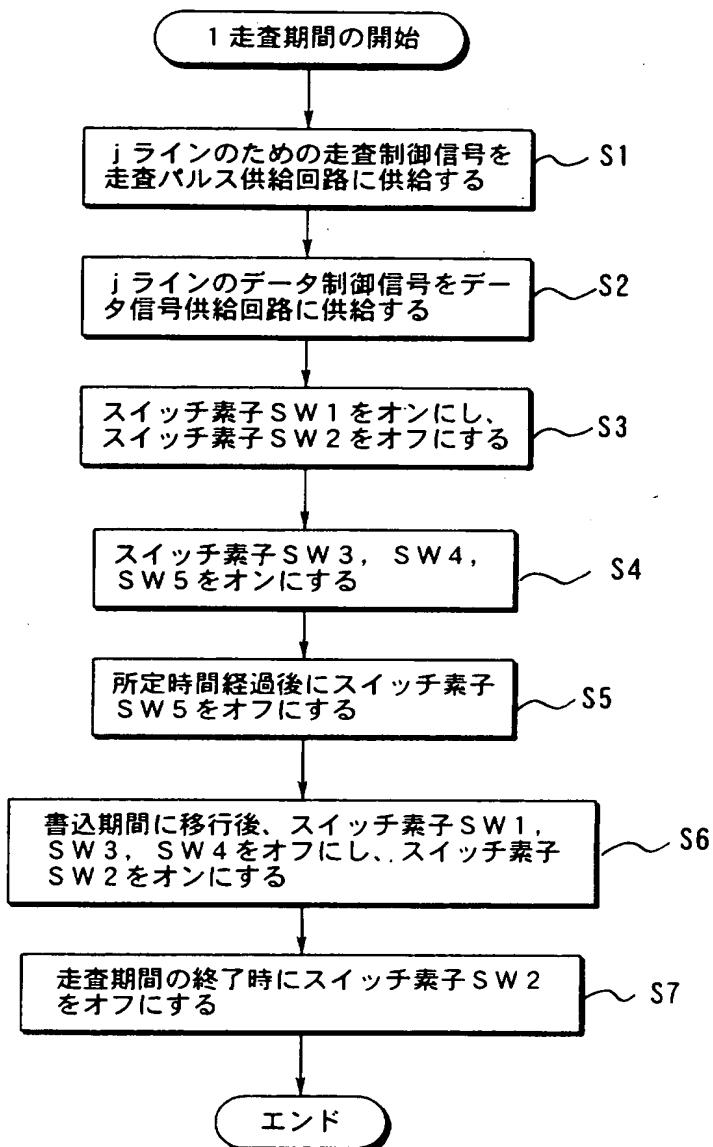
【図7】



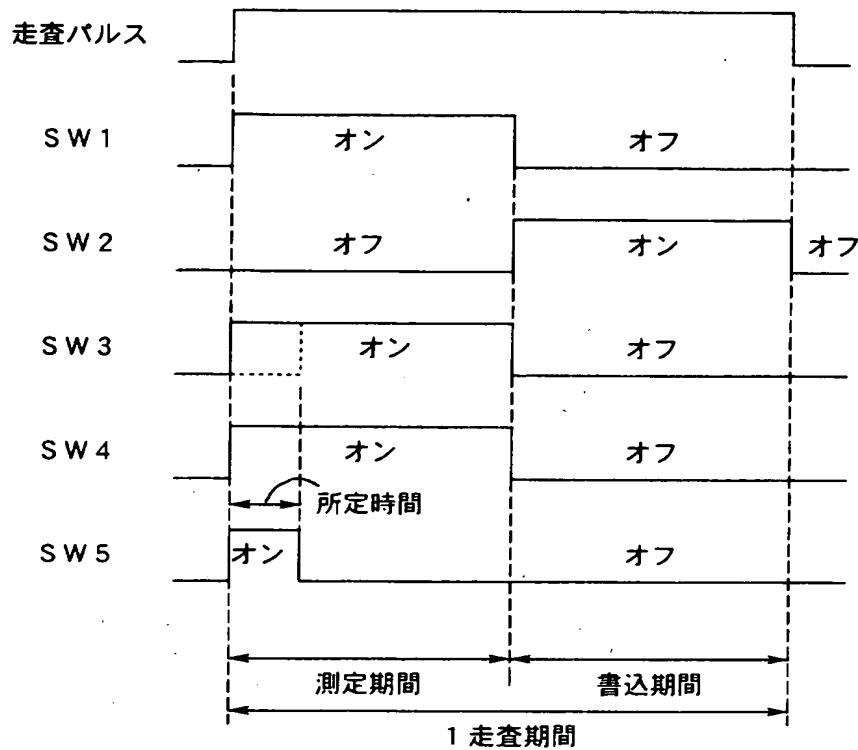
【図8】



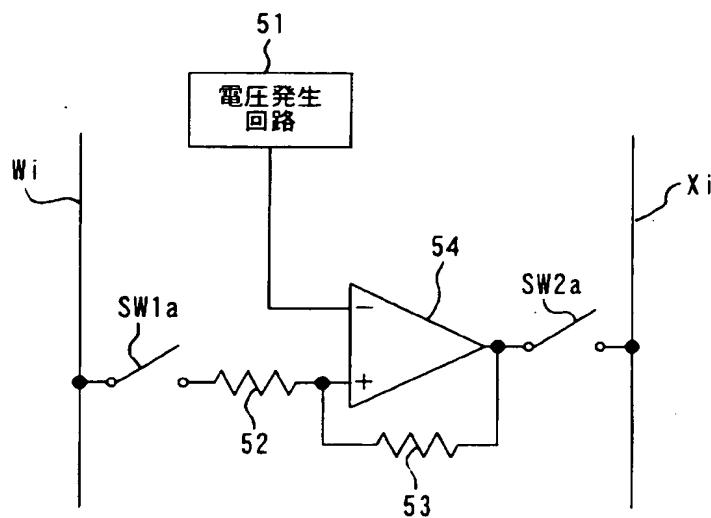
【図9】



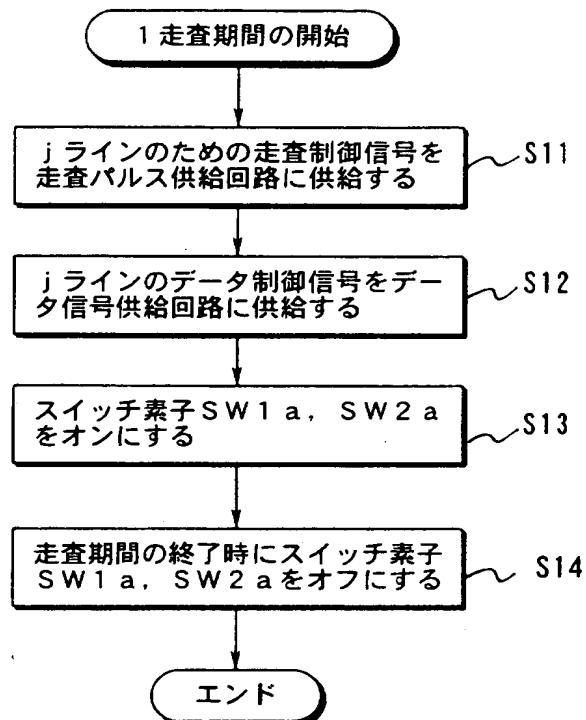
【図10】



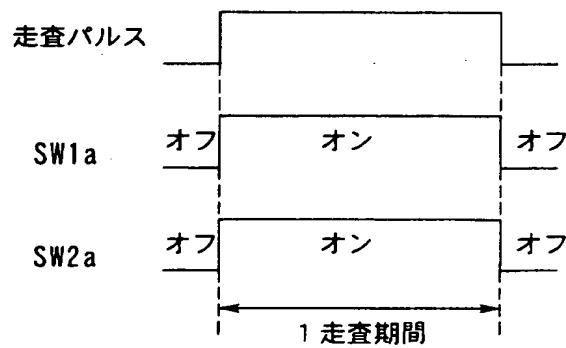
【図11】



【図12】



【図13】



【書類名】 要約書

【要約】

【課題】 長時間使用時においても正しい階調表示を行うことができる有機エレクトロルミネセンス素子等の発光素子をマトリックス状に配置したアクティブ駆動型の表示パネル、その表示パネルを用いた表示装置及びその表示パネルの駆動方法を提供する。

【解決手段】 表示パネルは、各々が発光素子と発光素子に駆動電流を供給するための駆動素子との直列回路からなる複数の画素部と、複数の画素部各々の直列回路を並列に接続した電源線対とを備え、複数の測定線を有し、複数の画素部各々は発光素子と駆動素子との接続点と複数の測定線のうちの対応する列の測定線との間に設けられたスイッチ素子を有する。発光素子の端子間の電圧を検出してその端子間の電圧が所定の電圧になるように駆動素子を制御する。

【選択図】 図6

出願人履歴情報

識別番号 [000005016]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住所 東京都目黒区目黒1丁目4番1号
氏名 バイオニア株式会社